

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-284067

(43) 公開日 平成11年(1999)10月15日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 L 21/768

H 0 1 L 21/90

M

21/316

21/316

M

21/318

21/318

M

27/115

27/10

4 3 4

21/8247

29/78

3 7 1

審査請求 未請求 請求項の数14 OL (全 13 頁) 最終頁に続く

(21) 出願番号

特願平10-81066

(22) 出願日

平成10年(1998) 3月27日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 大島 洋一

神奈川県横浜市磯子区新杉田町 8 番地 株

式会社東芝横浜事業所内

(72) 発明者 森 誠一

神奈川県横浜市磯子区新杉田町 8 番地 株

式会社東芝横浜事業所内

(74) 代理人 弁理士 外川 英明

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 層間絶縁膜構造を改良して、パシベーション膜から不揮発性メモリセル等の回路素子への水素拡散を防止して半導体装置の信頼性向上を図る。

【解決手段】 シリコン基板 1 に不揮発性メモリセル 2 を形成し、その上を B P S G 等の第 1 の層間絶縁膜 7 で覆う。第 1 の層間絶縁膜 7 上に第 1 層金属配線 8 を形成した後、3 層構造の第 2 の層間絶縁膜 9 を形成する。プラズマ酸化膜 9 a は配線の凹凸を表面に反映した状態に堆積し、この上に T E O S 酸化膜 9 b を堆積して平坦化処理を行い、更にプラズマ酸化膜 9 c を堆積する。第 2 の層間絶縁膜 9 上に第 2 層金属配線 1 0 を形成した後、T E O S 酸化膜 2 1 a とプラズマ窒化膜 2 1 b からなるパシベーション膜 2 1 を形成する。

